

1918 TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

Arvutitehnika instituut
ati.ttu.ee

Sardsüsteemid
(Embedded Systems)

VIII Loeng
Võimsustarve

ati.ttu.ee/IAF0042

Gert Jervan
Arvutitehnika instituut

ati.ttu.ee/~gerje

Some materials: © Petru Eles

Graphics © Alexandra Noh, Gesa Merviel, 2003

1918 TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

Arvutitehnika instituut
ati.ttu.ee

Energia- ja võimsustarve

Miks on energiatarve nii oluline?

- ✓ Kaasaskantavad süsteemid – aku eluiga!
- ✓ Süsteemid väga limiteeritud energiaeelarvega: Mars Pathfinder, UAV
- ✓ Desktopid ja serverid: väga suur võimustarve
 - Tõstab temperatuuri ning vähendab jõudlust ning usaldusväärsust
 - Tõstab vajadust kallite jahutusmehhanismide järele
- ✓ Üks kõrge jõudlusega kiipide loomise põhitakistusi on kuumuse eemaldamine
- ✓ Suur võimsustarve toob kaasa ka majanduslikud ja keskkonna-alased probleemid (**green computing**)

TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

© Gert Jervan

3

Võimsustarve CMOS tehnoloogia seadmetes

- ✓ CMOS (Complementary Metal-Oxide Semiconductor)

$$P = \underbrace{\frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}}_{\text{Ümberlülitused}} + \underbrace{Q_{SC} \cdot V_{DD} \cdot f \cdot N_{SW}}_{\text{Lühised}} + \underbrace{I_{leak} \cdot V_{DD}}_{\text{Lekked}}$$

Dünaamiline Staatileine

Switching Power Short circuit power Leakage power

C = node capacitances V_{DD} = supply voltage
 N_{SW} = switching activities (number of gate transitions per clock cycle) Q_{SC} = charge carried by short circuit current per transition
 f = frequency of operation I_{leak} = leakage current

Power, Energy, Voltage, Power consumption
 Võimsus, energia, ping, võimsustarve

TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

© Gert Jervan

4

Võimsustarve CMOS tehnoloogia seadmetes

CMOS transistor (N-type)

drain

gate

source

Threshold voltage:

- The minimal voltage required at the gate to turn on the transistor

V_{DD, max} = 3,3 V → V_{th} ≈ 0,8 V

V_{bs} = body bias voltage
 V_{th} = threshold voltage

TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

© Gert Jervan

5

Võimsustarve CMOS tehnoloogia seadmetes

CMOS transistor (N-type)

drain

gate

source

CMOS inverter

V_{bs} = body bias voltage
 V_{th} = threshold voltage
 V_{dd} = supply voltage
 C_L = output load capacitance

Dynamic power

- Charging and discharging the output load capacitance
- Momentary short circuits at a gate's output

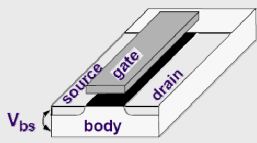
TALLINNA TEHNIKAÜLIKOOL
TALLINN UNIVERSITY OF TECHNOLOGY

© Gert Jervan

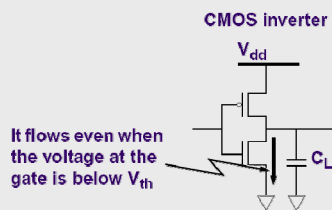
6

Võimsustarve CMOS tehnoloogia seadmetes

CMOS transistor (N-type)



V_{bs} = body bias voltage
 V_{th} = threshold voltage
 V_{dd} = supply voltage
 C_L = output load capacitance



Static power

- Subthreshold leakage conduction
- Junction leakage (drain and source to body)

Võimsustarve CMOS tehnoloogia seadmetes

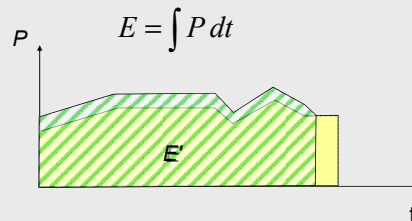
- ✓ Pikka aega on lekkevoolu võimsust peetud tühiseks võrreldes dünaamilise võimsusega
- ✓ Tänapäeval on need kaks saanud võrreldavateks
- ✓ Tehnoloogia arenemisel alla 65 nm hakkab lekkevoolu võimsus ületama dünaamilist

Võimsustarve CMOS tehnoloogia seadmetes

- ✓ Lekkevool eksisteerib isegi siis kui seadmed ei ole kasutuses (standby). Ainuke võimalus vabaneda sellest on toiteallika eemaldamine
- ✓ Lühiste energia on ca 10% kogu energiast
- ✓ Lülituste energia on tänapäevastes kiipides endiselt suurim probleemide allikas
- ✓ Edaspidiselt räägime vaid lülituste energiast, kui ei ole mainitud midagi eraldi

Võimsus ja energia

$$P = \frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}$$



- ✓ Paljudel juhtudel tähendab kiirem täitmine ka vähem energiat kuid see võib olla ka vastupidi, kui kiirema täitmise saavutamiseks tuleb võisust tõsta

Võimsustarve v. energiatarve

- ✓ Võimsustarve vähendamine on oluline:
 - Toiteallika disainil
 - Pingeregulaatorite disainil
 - Ühenduste dimensioneerimisel
 - Lühiajalisel jahutamisel
- ✓ Energiatarve vähendamine on oluline:
 - Piiratud energiaressursiga süsteemides (i.e. mobiilsed süsteemid)
 - limiteeritud aku
 - kallid energia
 - Jahutus
 - kõrge hind
 - limiteeritud pind
 - Usaldusväärsus
 - Pikk eluiga, madalad temperatuurid

Võimsus/energiatarve vähendamine

- ✓ Põhilised võimalused:
 - Toitepinge vähendamine
 - Ümberlülituste arvu vähendamine
 - Mahtuvuse vähendamine
 - Tsüklite arvu vähendamine

$$P = \frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}$$

$$E = \int P dt$$

Võimsus/energiatarbe vähendamine (2)

- ✓ Skeemi tasemel
 - Transistoride ümberjärjestamine (mõjutab mahtuvust)
 - Transistoride suurused
- ✓ Loogikatasemel
 - "Don't care" (X) optimeerimine et vähendada ümberlülituste arvu
 - "Valede" ümberlülituste vähendamine läbi viidete ühtlustamise
 - Tehnoloogia sidumine
 - Olekute sobiv kodeerimine, et vähendada ümberlülituste arvu olekumuutusel
 - Kodeerimine, et vähendada ümberlülituste arvu siinil või ALUs
 - Gated clocks

Võimsus/energiatarbe vähendamine (3)

- ✓ Käitumuslikul tasemel
 - Planeeri ja seo ülesanded sedasi, et tsükliite arv oleks väiksem (rohkem tegevust ühe takti jooksul) → väiksem töökiirus → madalam toitepinge
 - Hõiva ja jaga mooduleid sedasi, et võimsustarve oleks väiksem

Võimsus/energiatarbe vähendamine (4)

- ✓ Arhitektuursel tasemel
 - Spetsiaalne käsustik, andmeosa ja registre struktuur, mis vastaksid valitud arhitektuurile, eesmärgiga võimsuse vähendamine
 - Kiibil asuvad ja töötavad ainult need ressursid, mida tõesti vaja on
 - Siini võimsustarve vähendamine
 - Väiksem ümberlülituste arv: tark kodeerimine, aadressisiini lülituste arvu vähendamine kasutades korrelatsioone
 - Siini pikkuse vähendamine ressursside õige paigutamise teel (vähendab mahtuvust)
 - Siini segmentideks jaotamine: pika suure koormusega siini jaotamine kohalikeks segmentideks

Võimsus/energiatarbe vähendamine (5)

- ✓ Mälustruktuuri optimeerimine
 - Mälu poole pöördumised on eriti energianäljased. Üks mälu siire võtab 33x rohkem energiat kui liitmisoperatsioon!



Mälu poole pöördumiste arvu vähendamine on väga edukas meetod võimsustarve vähendamiseks

- Cache'i kohandamine (arv, suurus, assotsiatiivsus, rea pikkus) vastavale rakendusele → aitab kokku hoida mälu poole pöördumiste arvu
- Huvitav küsimus: suuremad cache'id tarbivad rohkem energiat, kuid aitavad vähendada mälu poole pöördumiste arvu. Milline on õige tasakaal?

Võimsus/energiatarbe vähendamine (6)

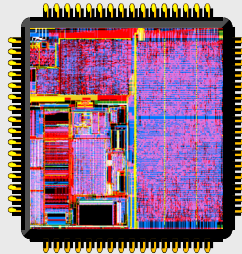
- ✓ Võimsustarve haldamine (power management):
 - Käsud, mis võimaldavad süsteemi mõningate osade ootele panemist või seiskamist
 - Käsud, mis võimaldavad dünaamiliselt muuta toitepinget

Võimsus/energiatarbe vähendamine (7)

- ✓ Süsteemi tasemel
 - Staatilised tehnikad, mida rakendatakse disaini käigus
 - Kompileerimine madala energiatarve jaoks: käskude valimine, andmete mälusse jaotamine, registre jaotamine
 - Algoritmi disain: leida algoritm, mis on kõige energiaefektiivsem
 - Ülesannete sidumine ja planeerimine
 - Dünaamilised tehnikad, mida rakendatakse töö käigus
 - Neid tehnikaid rakendatakse töö käigus, et ära kasutada nii ooterežiime, kui ka madala koormuse perioode

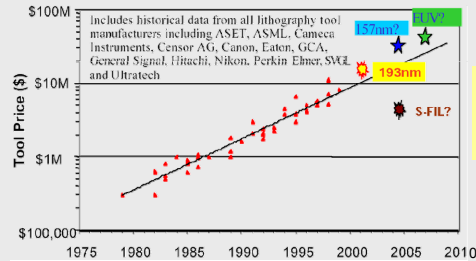
ASIC - Application Specific Circuits

- ✓ Spetsiaalskeemid on vajalikud, kui eesmärgiks on:
 - Suurim kiirus
 - Energia efektiivsus
- ja
- neid saab müüa miljonite
- ✓ Probleemiks
 - Väljatöötamiseks kuluv aeg
 - Painsüütlisuse puudus
 - Kõrge hind (maskide hinnad on miljonites dollarites)



Riistvara väljakutsed

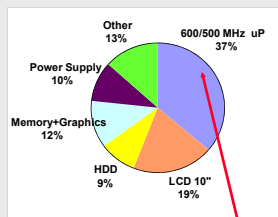
- ✓ Painsüütlisuse puudumine (muutuvad standardid)
- ✓ Maskide ülikõrge maksuvus



Protsessor v. süsteem

[Courtesy: N. Dutt; Source: V. Tiwar]

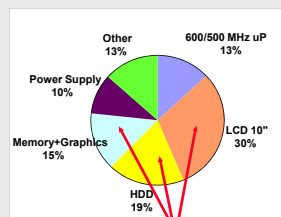
Mobile PC (notebook) Thermal Design (TDP) System Power



Note: Based on Actual Measurements

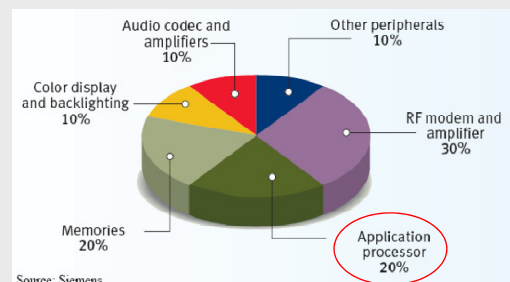
CPU domineerib termovõimsuse osas

Mobile PC (notebook) Average System Power



Mitmed platvormi elemendid on olulised keskmise võimustarbe puhul

Energiaarve kaasaskantavates seadmetes

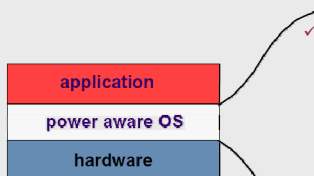


Source: Siemens

[O. Vargas (Infineon Technologies): Minimum power consumption in mobile-phone memory subsystems; Penwell Portable Design - September 2005;] Thanks to Thorsten Koch (Nokia/ Univ. Dortmund) for providing this source.

Dünaamiline võimuse haldamine (DPM)

DPM: Dynamic Power Management



- ✓ Otsused:
- Erinevate olekute vahel ümberlülitamine
 - Idle
 - Sleep
 - Run
 - Erinevate töösageduste ja toitepingete vahel ümberlülitamine

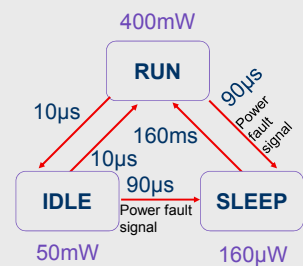
Eesmärgid:

- Energia optimeerimine
- Teenuse kvaliteedi tagamine

Dünaamiline võimuse haldamine (DPM)

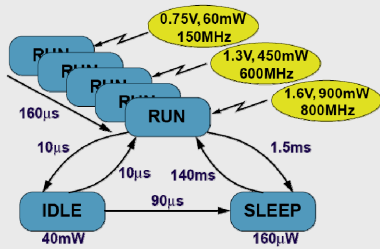
Näide: STRONGARM SA1100

- ✓ RUN: tavaline töötamine
- ✓ IDLE: tarkvara peatab CPU töö, kuid jälgib katkestusi
- ✓ SLEEP: kiibi tegevus peatatakse, äratus läbi "wake-up" sündmuse



Dünaamiline võimuse haldamine (DPM)

- ✓ Riistvara toega: Intel Xscale



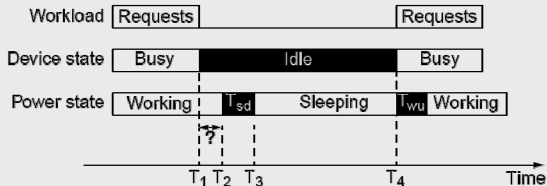
Võimalikud vahepealsed olekud: DEEP IDLE, STANDBY, DEEP SLEEP

Dünaamiline võimuse haldamine (DPM)

- ✓ DPMi kasutatakse palju laptopides, PDA'des ja teistes kaasaskantavates seadmetes, et sulgeda või panna ootele mittevajalikke komponente. Eesmärgiks on energia kokkuhoid
- ✓ DPMi jaoks on OSide tugi (näiteks Windows 2000 ja uuemad)

DPMi põhimõte

- ✓ Kui seadme poole pöördutakse, siis seade on hõivatud, vastasel juhul ootel (idle)
- ✓ Kui seade on ootel, siis võib selle kas sulgeda või üle viia madala energiaga ooteasendisse (sleeping)



Dünaamiline pingeline muutmine (DVS)

DVS: Dynamic Voltage Scaling

CMOSi energiatarve (lekete ignoreerimisel):

$$P = \frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}$$

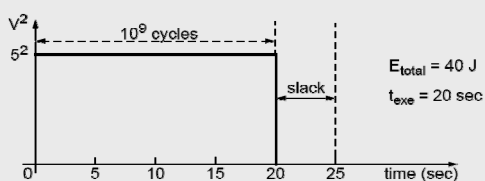
CMOSi viide:

$$\tau = kC \frac{V_{dd}}{(V_{dd} - V_t)^2} \text{ with } V_t : \text{threshold voltage } (V_t < \text{than } V_{dd})$$

- V_{dd} vähendamisel väheneb P kahekordselt, samas algoritmide täitmiseks kuluv aeg kasvab vaid lineaarselt
- $E = P \cdot t$ väheneb lineaarselt (ignoreerides mälusüsteemi ja V_t)

DVS põhimõte

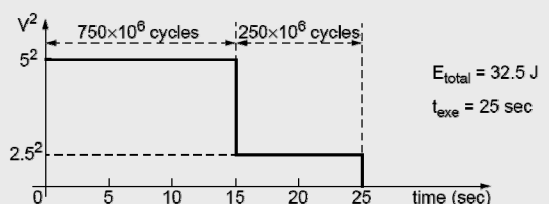
- ✓ Olgu meil ülesanne τ :
 - Kogu arvutusaeg on 10^9 tsükli
 - Deadline: 25 sek
 - Protsessori nominaalne toitepinge: 5V
 - Energia: 40 nJ/tsükkel nominaalsel pingel
 - Protsessori kiirus: 50 MHz (50×10^6 tsükli sekundis) nominaalsel pingel



DVS põhimõte (2)

- ✓ Teeme aeglasemaks!

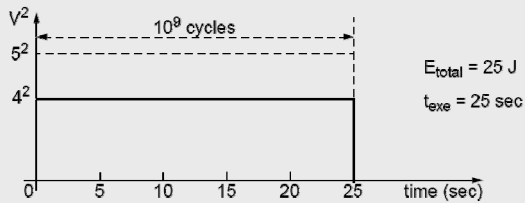
- $V_{DD} = 2,5 \text{ V}$
 - Energia: $40 \times 2,5^2 / 5^2 = 10 \text{ nJ/tsükkel}$
 - Kiirus: $50 \times 2,5 / 5 = 25 \text{ MHz}$



DVS põhimõte (3)

✓ VDD = 4 V

- Energia: $40 \times 4^2 / 5^2 = 25$ nJ/tsükel
- Kiirus: $50 \times 4 / 5 = 40$ MHz



Dünaamiline pingemuutus (DVS)

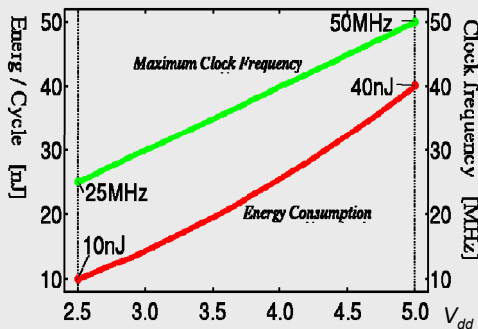
✓ Transmeta Crusoe protsessor:

- 32 erinevat pingetaset, vahemikus 1,1 – 1,6 V
- Taktsignaal vahemikus 200 MHz – 700 MHz (33 MHz sammuga)
- Siire ühelt pingesageduse paarilt teisele võtab ca 20 ms

✓ Inteli SpeedStep tehnoloogia (Näiteks Mobile Pentium III):

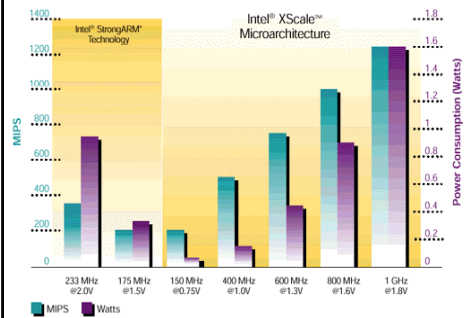
- 2 pingesageduse paari

DVS näide



DVS: Intel XScale

POWER-PERFORMANCE COMPARISON



OS peab tegelema energia-eelarve ajalise jaotusega

Lekked!

$$P = \underbrace{\frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}}_{\text{Ümberlülitatud Switching Power}} + \underbrace{Q_{SC} \cdot V_{DD} \cdot f \cdot N_{SW}}_{\text{Lühised Short circuit power}} + \underbrace{I_{leak} \cdot V_{DD}}_{\text{Lekked Leakage power}}$$

Dünaamiline väheneb V_{DD} vähenemisel, ajast sõltumata

Lekked vähenevad V_{DD} vähenemisel, kuid kasvavad koos ajaga

- ✓ Me oleme siiani rääkinud mitte globaalsest energia vähendamisest vaid ainult selle ühe osa vähendamisest
- ✓ Kuid selle tulemusena võib energiatarve koguni hoopis suurenedada!

Lekked! (2)

$$P = \underbrace{\frac{1}{2} \cdot C \cdot V_{DD}^2 \cdot f \cdot N_{SW}}_{\text{Ümberlülitatud Switching Power}} + \underbrace{Q_{SC} \cdot V_{DD} \cdot f \cdot N_{SW}}_{\text{Lühised Short circuit power}} + \underbrace{I_{leak} \cdot V_{DD}}_{\text{Lekked Leakage power}}$$

